

UM321xF VREF 应用笔记

版本: V1.0



UNICMICRO

广芯微电子

广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

条款协议

本文档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本文档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本文档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 使用本文档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

1 概述

本文主要介绍 UM321xF 的 VREF 配置以及应用，以便于用户能够快速进行开发。

2 VREF 配置

2.1 VREF 输出

下面为VREF输出的软件配置流程：

1. 配置VREF控制寄存器VREF_CFG的VREF_DIV_VAL位，设置VREF时钟分频系数，VREF工作需要3M左右的时钟，该时钟从系统时钟中分频得到。若系统时钟为48MHz，侧分频系数设为16时即可得3MHz的VREF时钟。用户需要根据实际配置的系统时钟进行分频设置。
2. 配置VREF控制寄存器VREF_CFG的VREF_DIV_EN位，该位置1，使能VREF时钟。
3. 配置VREF控制寄存器VREF_CFG的VREF_VREFOUT_SEL位，用户需要根据实际的需求设置相应的VREF输出档位，需要注意在不同档位下，芯片上VDDA的供电也需要满足最低电压要求。
4. 配置VREF控制寄存器VREF_CFG的VREF_EN_LOAD位，该位置1，使能虚拟负载。
5. 配置VREF控制寄存器VREF_CFG的VREF_EN位，该位置1，使能VREF输出。

```
REG_SCU_VREFCFG |= (16<<13); //设置 VREF 时钟分频，需要 3MHz 时  
钟， 48MHz/16div  
REG_SCU_VREFCFG |= (1<<18); //使能 VREF 时钟  
REG_SCU_VREFCFG = (REG_SCU_VREFCFG & ~(3<<11)) | (vref_sel<<11);  
//VREF_SEL_x  
REG_SCU_VREFCFG |= (1<<7); //使能 VREF_EN_LOAD  
REG_SCU_VREFCFG |= (1<<4); //使能 VREF 输出
```

3 版本修订

版本	日期	描述
V1.0	2023.07.20	初始版